Република Српска
УНИВЕРЗИТЕТ У БАЊОЈ ЛУЦИ
Сенат Универзитета

Број: 02/04-3.4139-93/15
Дана, 24.12.2015. године

На основу члана 77. и 94. Закона о високом образовању („Службени гласник Републике Српске“, број: 73/10, 104/11, 84/12, 108/13 и 44/15) и члана 33. Статута Универзитета у Бањој Луци, Сенат Универзитета на 51. сједници од 24.12.2015. године, д о н о с и

О Д Л У К У

1. **Др Душанка Бундало** бира се у звање ванредног професора за ужу научну област Рачунарске науке, на период од шест година.

2. Ова Одлука ступа на снагу даном доношења.

О б р а з л о ж е њ е

Универзитет у Бањој Луци на приједлог Наставно-научног вијећа Филозофског факултета расписао је дана 14.10.2015. године Конкурс за избор наставника за ужу научну област Рачунарске науке.

На расписан Конкурс пријавио се један кандидат и то др Душанка Бундало.

Наставно-научно вијеће Електротехничког факултета на сједници одржаној 23.10.2015. године образовало је Комисију за писање извјештаја за избор наставника у одређено звање. Комисија је припремила писмени извјештај, предложила да се изврши избор као у диспозитиву ове Одлуке и исти доставила Наставно-научном вијећу Електротехничког факултета на разматрање и одлучивање.

Наставно-научно вијеће Електротехничког факултета у Бањој Луци на сједници одржаној 02.12.2015. године предложило да се др Душанка Бундало не бира у звање ванредног професора за ужу научну област Рачунарске науке и исти доставило Сенату Универзитета у Бањој Луци ради даљег поступка.

Сенат Универзитета је на 51. сједници одржаној 24.12.2015. године разматрао је Приједлог Наставно-научног вијећа Електротехничког факултета о не избору др Душанке Бундало у звање ванредног професора за ужу научну област Рачунарске науке и Извјештај комисије којим је предложено да се др Душанка Бундало бира у звање ванредног професора за ужу научну област Рачунарске науке.

Сенат Универзитета је на 51. сједници одржаној 24.12.2015. године констатовао је да др Душанке Бундало испуњава у цјелости услове и донио Одлуку као у диспозитиву.

ПРАВНА ПОУКА: Против ове Одлуке може се поднијети захтјев за преиспитивање Сенату Универзитета у Бањој Луци у року од 15 дана од дана пријема исте.

БВ,БК,ЂМ/БВ

ДОСТАВЉЕНО:
1. Именованој,
2. Филозофском факултету,
3. Електотехничком факултету,
4. Руководиоцу службе за стручне послове,
5. Досије радника,
6. а/а.

ПРЕДСЈЕДАВАЈУЋИ СЕНАТА
Р Е К Т О Р
Проф. др Станко Станић

УНИВЕРЗИТЕТ У БАЊОЈ ЛУЦИ
ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ

Патре 5 • 78000 Бања Лука • Република Српска • Босна и Херцеговина
Централа: +387 51 221 820 • Деканат: +387 51 221 824 • Факс: +387 51 211 408
E-mail: office@etfbl.net • www.etfbl.net

Број: 20/3.1554 - 1595/15
Датум: 02.12.2015. године

На основу члана 77 и 78. Закона о високом образовању („Службени гласник Републике Српске“, број 73/10), а у складу са чланом 135. тачка 5. Статута Универзитета у Бањој Луци, Наставно-научно вијеће Електротехничког факултета, на 30. сједници одржаној дана, 02.12.2015. године, донијело је

О Д Л У К У
о утврђивању приједлога за избор у звање

1. Доц. др Душанка Бундало, не бира се у звање ванредног професора за ужу научну област Рачунарске науке, на Филозофском факултету Универзитета у Бањој Луци.

О б р а з л о ж е њ е

Наставно-научно вијеће Електротехничког факултета Универзитета у Бањој Луци на 29. сједници, одржаној 23.10.2015. године, образовало је Комисију за разматрање конкурсног материјала и писање извјештаја за избор наставника за ужу научну област Рачунарске науке на Филозофском факултету Универзитета у Бањој Луци.

На расписани Конкурс Универзитета у Бањој Луци, објављен 14.10.2015. године, за избор у звање наставника за ужу научну област Рачунарске науке, пријавио се 1 кандидат и то: др Душанка Бундало.

Комисија је припремила писмени Извјештај и предложила да се доц. др Душанка Бундало бира у звање ванредног професора, те исти доставила на разматрање и одлучивање.

Наставно-научно вијеће Електротехничког факултета у Бањој Луци на 30. сједници, одржаној 02.12.2015. године, разматрало је Извјештај о избору наставника на ужу научну област Рачунарске науке. С обзиром да није било коментара и дискусија на Извјештај о избору наставника на ужу научну област Рачунарске науке приступило се гласању.

Од укупног броја чланова Наставно-научног вијећа, сједници је присуствовало 30 чланова који су гласали на сљедећи начин: За приједлог „ЗА“ гласало 11 чланова, „ПРОТИВ“ 0 чланова, „УЗДРЖАН“ 13 чланова.

Ова Одлука доставља се Сенату Универзитета у Бањој Луци ради одлучивања о избору у звање др Душанке Бундало.

Саставни дио ове Одлуке је Извјештај Комисије за разматрање конкурсног материјала и писање извјештаја за избор у академска звања на Универзитету.

Достављено:
1. Сенату Универзитета,
2. досије кандидата,
3. кандидату,
4. а/а.

Д Е К А Н
Проф. др Бранко Докић

Образац - 1

УНИВЕРЗИТЕТ У БАЊОЈ ЛУЦИ
ФАКУЛТЕТ: ЕЛЕКТРОТЕХНИЧКИ

УНИВЕРЗИТЕТ У БАЊОЈ ЛУЦИ
ЕЛЕКТРОТЕХНИЧКИ ФАКУЛТЕТ
БАЊА ЛУКА
Број: 1553
Датум: 05.11.2015.

ИЗВЈЕШТАЈ КОМИСИЈЕ

о пријављеним кандидатима за избор наставника и сарадника у звање

I. ПОДАЦИ О КОНКУРСУ

Одлука о расписивању конкурса, орган и датум доношења одлуке:
Одлука Сената Универзитета у Бањој Луци о расписивању конкурса за избор у наставничка и сарадничка звања број 02/04.2973-113/15 од 30.09.2015. године Конкурс Универзитета у Бањој Луци од 14.10.2015. године за избор наставника за ужу научну област Рачунарске науке

Ужа научна/умјетничка област:
Рачунарске науке

Назив факултета:
Електротехнички факултет

Број кандидата који се бирају
1 (један)

Број пријављених кандидата
1 (један)

Датум и мјесто објављивања конкурса:
Конкурс објављен 14.10.2015. године у дневном листу "Глас Српске" и на Интернет страници Универзитета у Бањој Луци

Састав комисије:
а) др Ратко Дејановић, редовни професор, Универзитет у Бањој Луци, Електротехнички факултет, ужа научна област Рачунарске науке, предсједник

б) др Душан Малбашки, редовни професор, Универзитет Educons у Сремској Каменици, ужа научна област Програмски језици, члан
в) др Бранко Перишић, редовни професор, Универзитет у Новом Саду, Факултет техничких наука, ужа научна област Примењене рачунарске науке и информатика, члан

Пријављени кандидати
1) др Душанка Бундало, доцент, Универзитет у Бањој Луци, Филозофски факултет

II. ПОДАЦИ О КАНДИДАТИМА

Први кандидат

а) Основни биографски подаци :

Име (име оба родитеља) и презиме:	Душанка (Миле, Милена) Бундало
Датум и мјесто рођења:	27.01.1961. године, Јасеновац, Босански Петровац
Установе у којима је био запослен:	Руди Чајавец, Бања Лука, Професионална Електроника, 1984-1993, Бањалучка банка, Нова бањалучка банка, UniCredit bank, Бања Лука, 1993-2010, Универзитет у Бањој Луци, Филозофски факултет, 2010-
Радна мјеста:	дипл.инж. електротехнике/истраживач и пројектант, руководилац Одјељења за апликативни софтвер и управљање извјештавањем, магистар/виши асистент и предавач, доцент др/универзитетски наставник
Чланство у научним и стручним организацијама или удружењима:	

б) Дипломе и звања:

Основне студије	
Назив институције:	Универзитет у Бањој Луци, Електротехнички факултет
Звање:	Дипломирани инжењер електротехнике, Одсјек за рачунарску технику и аутоматику
Мјесто и година завршетка:	Бања Лука, 1984. година
Просјечна оцјена из цијелог студија:	8,76
Постдипломске студије:	
Назив институције:	Универзитет у Бањој Луци, Електротехнички факултет
Звање:	Магистар електротехничких наука
Мјесто и година завршетка:	Бања Лука, 1999. година

Наслов завршног рада:	Дигитална кола и системи са више логичких нивоа
Научна/умјетничка област (подаци из дипломе):	Електротехничке науке
Просјечна оцјена:	8,67
Докторске студије/докторат:	
Назив институције:	Универзитет у Бањој Луци, Електротехнички факултет
Мјесто и година одбране докторске дисертација:	Бања Лука, 2006. година
Назив докторске дисертације:	Архитектура и пројектовање дигиталних електронских кола и система који користе више логичких нивоа
Научна/умјетничка област (подаци из дипломе):	Електротехничке науке
Претходни избори у наставна и научна звања (институција, звање, година избора)	Универзитет у Бањој Луци, Медицински факултет, Филозофски факултет, **виши асистент** (на предметима Информатика, Информатика и статистика), 2000-2006, одлука број 05-142/2000 од 18.04.2000.год., Виша техничка школа у Добоју, **предавач**, 2001-2006, одлука бр. 06-612-17/01 од 12.04.2001.год., Универзитет у Источном Сарајеву, Саобраћајно-технички факултет у Добоју, **доцент,** одлука бр. 236-II-/06 од 10.11.2006.год., Универзитет у Бањој Луци, Филозофски факултет, **доцент,** одлука број 05-894-XXXI-15.5.1/10 од 25.02.2010.год., Универзитет у Источном Сарајеву, Саобраћајни факултет у Добоју, **ванредни професор,** одлука бр. 01-С-430-VI/11 од 27.12.2011.год.,

в) Научна/умјетничка дјелатност кандидата

Радови прије посљедњег избора/реизбора *(Навести све радове сврстане по категоријама из члана 19. или члана 20.)*
Оригинални научни рад у научном часопису међународног значаја 1. **D. Bundalo**, Z. Bundalo, B. Djordjević: "Multiple-valued CMOS logic circuits with high-impedance output state", Facta Universitatis, Series: Electronics and Energetics, Vol. 15, No. 3, December 2002, pp. 371-383. 2. **D. Bundalo**, Z. Bundalo, B. Djordjević: "Design of quaternary logic systems and circuits", Facta Universitatis, Series: Electronics and Energetics, Vol. 18, No. 1, April 2005, pp. 45-56.

3. **D. Bundalo**, B. Djordjević, Z. Bundalo: "Quaternary regenerative CMOS logic circuits with high-impedance output state", Facta Universitatis, Series: Electronics and Energetics, Vol. 18, No. 3, December 2005, pp. 505-514.
4. **D. Bundalo**, B. Djordjević, Z. Bundalo: "Multiple-valued regenerative CMOS logic circuits with high-impedance output state", Facta Universitatis, Series: Electronics and Energetics, Vol. 19, No. 1, April 2006, pp. 39-46.

Научни рад на научном скупу међународног значаја, штампан у цјелини

1. Z. Bundalo, **D. Bundalo**: "Ternary CMOS Schmitt triggers", *Proceedings of 2nd International Conference MIOPEL 93*, Niš, 1993, pp. 403-407.
2. **D. Bundalo**, A. Ilišković, Z.Bundalo: "Synthesis and optimization of ternary logic circuits", *Proceedings of 5th Balkan Conference on Operational Research,* Banja Luka, 2000.
3. **D. Bundalo**, Z. Bundalo: "Synthesis and optimization of quaternary digital electronic systems and circuits", *Proceedings of 37th International Conference ICEST2002*, Niš, Yugoslavia, Vol. 1, 2002, pp. 69-72.
4. **D. Bundalo**, B. Djordjević, Z. Bundalo: "Bus interface circuits in quaternary digital electronic systems", *Proceedings of International Scientific Conference UNITECH02*, Gabrovo, Bulgaria, 2002, pp. 87-91.
5. **D. Bundalo**, Z. Bundalo, A. Ilišković, B. Djordjević: "Architecture and design of multiple valued digital and computer systems", *Proceedings of Balkan Conference in Informatics BCI03*, Thessaloniki, Greece, 2003, pp. 453-465.
6. **D. Bundalo**, B. Djordjević, Z. Bundalo: "Multiple-valued BiCMOS logic circuits with high-impedance output state", *Proceedings of International Scientific Conference UNITECH05*, Gabrovo, Bulgaria, November 2005, pp. 136-141.
7. **D. Bundalo**, B. Djordjević, Z. Bundalo: "Quaternary regenerative BiCMOS logic circuits", *Proceedings of International Scientific Conference UNITECH2006*, Gabrovo, Bulgaria, November 2006.
8. M. Kostadinović, Z. Bundalo, **D. Bundalo**, P. Gojković: "Microcontroller based fire protection system", *Proceedings of 12th International Conference TMT2008,* Istanbul, Turkey, August 2008, pp. 1165-1168.
9. M. Kostadinović, Z. Bundalo, **D. Bundalo**, P. Gojković: "Control system in industry based on wireless computer network", *Proceedings of 12th International Conference TMT2008,* Istanbul, Turkey, August 2008, pp. 1169-1172.

Научни рад на научном скупу националног значаја, штампан у цјелини

1. В. Матошевић, **Д. Бундало**: "Графички транслатор", *Зборник радова 30. Конференције ЕТАН86*, Херцег Нови, 1986., стр. 107-113.
2. **Д. Бундало**, З. Бундало: "Реализација CMOS тернарних цикличких кола", *Зборник радова 37. Конференције ЕТРАН93*, Београд, 1993, стр. 213 -218.
3. **Д. Бундало**, З. Бундало: "И/ИЛИ тернарна CMOS логичка кола", *Зборник радова 38. Конференције ЕТРАН94*, Ниш, 1994, стр. 65 -66.
4. З. Бундало, **Д. Бундало**: "Тернарна CMOS логичка кола са стањем високе импедансе на излазу", *Зборник радова 39. Конференције ЕТРАН95*, Златибор, 1995, стр. 152 -155.
5. **Д. Бундало,** З. Бундало: "Тернарна BiCMOS логичка кола", *Зборник радова 41.*

Конференције ЕТРАН97, Златибор, 1997, стр. 54-56.

6. **Д. Бундало**, З. Бундало: "Тернарна регенеративна CMOS логичка кола", *Зборник радова 42. Конференције ЕТРАН98*, Врњачка Бања, 1998, стр. 53-56.
7. **Д. Бундало**, А. Илишковић, З. Бундало: "Кватернарна CMOS логичка кола", *Зборник радова 43. Конференције ЕТРАН99*, Златибор, 1999, стр. 77-80.
8. З. Бундало, **Д. Бундало**: "Синтеза и оптимизација при аутоматизованом пројектовању тернарних логичких кола", *Зборник радова 5. научно-стручног скупа Информационе технологије ИТ2000*, Жабљак, 2000.
9. З. Бундало, **Д. Бундало**: "CMOS логичка кола са више од два логичка нивоа", *Зборник радова 44. Конференције ЕТРАН2000*, Сокобања, 2000, стр. 76-79.
10. **Д. Бундало**, З. Бундало: "Могућности синтезе тернарних логичких мрежа", *Зборник радова 3. Симпозијума ИНДЕЛ2000,* Бања Лука, 2000, стр. 15-19.
11. **Д. Бундало**, З. Бундало: "Тернарна CMOS EXILI/EXNILI логика", *Зборник радова 45. Конференције ЕТРАН2001*, Буковичка Бања, 2001, стр. 63-66.
12. **Д. Бундало**, З. Бундало: "Дигитална BiCMOS електронска кола са четири логичка стања", *Зборник радова 46. Конференције ЕТРАН2002*, Бања Врућица, Теслић, 2002, Том 1, стр. 28-31.
13. З. Бундало, **Д. Бундало**: "Регенеративна кватернарна CMOS логичка кола", *Зборник радова 4. Симпозијума ИНДЕЛ2002,* Бања Лука, 2002., стр. 56-60.
14. **Д. Бундало**, З. Бундало, А. Илишковић: "Регенеративна CMOS логичка кола која користе више логичких нивоа", *Зборник радова 47. Конференције ЕТРАН2003*, Херцег Нови, 2003, Том 1, стр. 136-139.
15. **Д. Бундало**, З. Бундало, А. Илишковић, Б. Ђорђевић: "Дигитална BiCMOS електронска кола са више излазних логичких нивоа", *Зборник радова 48. Конференције ЕТРАН2004*, Чачак, 2004, Том 1, стр. 59-62.
16. **Д. Бундало**, З. Бундало, Б. Ђорђевић: "Регенеративна дигитална BiCMOS електронска кола која имају више излазних логичких нивоа", *Зборник радова 5. Симпозијума ИНДЕЛ2004*, Бања Лука, 2004, стр. 80-84.
17. З. Бундало, **Д. Бундало**, Б. Ђорђевић: "Дигитална тернарна BiCMOS електронска кола са стањем високе импедансе на излазу", *Зборник радова 49. Конференције ЕТРАН2005*, Будва, 2005, Том 1, стр. 62-65.
18. **Д. Бундало**, Б. Ђорђевић, З. Бундало: "Регенеративна тернарна BiCMOS логичка кола", *Зборник радова 6. Симпозијума ИНДЕЛ2006*, Бања Лука, 2006, стр. 90-94.
19. М. Костадиновић, **Д. Бундало**: "Пројектовање дигиталних кола и склопова коришћењем FPGA логичких структура", *Зборник radova 6. Симпозијума ИНФОТЕХ07*, Јахорина, март 2007, стр. 550-554.
20. **Д. Бундало**, Б. Ђорђевић, З. Бундало: "Могућности синтезе и реализовања CMOS регенеративних логичких кола са више логичких нивоа", *Зборник радова 51. Конференције ЕТРАН2007*, Херцег Нови-Игало, јун 2007, EL2.2. (4 стране).
21. М. Костадиновић, П. Гојковић, З. Бундало, **Д. Бундало**: "Примјена PLC уређаја и персоналних рачунара у мрежним системима", *Зборник радова Конференције ИНФОФЕСТ2007*, Будва, 2007, стр. 78-84.
22. М. Костадиновић, З. Бундало, **Д. Бундало**, П. Гојковић: "Надзорни управљачки систем за контролу рада семафорским уређајима", *Зборник радова 1. Конференције Нови хоризонти саобраћаја и комуникација*, Теслић, новембар 2007, стр. 80-84.
23. М. Костадиновић, З. Бундало, **Д. Бундало**, Д. Драгичевић: "Аутоматизација паркинга

коришћењем PLC уређаја", *Зборник радова 1. Конференције Нови хоризонти саобраћаја и комуникација*, Теслић, новембар 2007, стр. 85-91.

24. М. Костадиновић, З. Бундало, **Д. Бундало**: "Пројектовање аутомата који управља семафором примјеном секвенцера", *Зборник радова 1. Конференције Нови хоризонти саобраћаја и комуникација*, Теслић, новембар 2007, стр. 92-97.
25. З. Бундало, М. Костадиновић, **Д. Бундало**, С. Милутиновић: "Уређај за управљање степ мотором реализован коришћењем микроконтролера", *Зборник радова 7. Симпозијума ИНФОТЕХ2008*, Јахорина, март 2008., стр. 48-52.
26. М. Костадиновић, З. Бундало, **Д. Бундало**, П. Гојковић: "Управљање системом за гријање и хлађење просторија у индустрији коришћењем бежичне рачунарске мреже", *Зборник радова 7. Симпозијума ИНФОТЕХ2008*, Јахорина, март 2008., стр. 43-47.
27. З. Бундало, **Д. Бундало**, М. Костадиновић: "Логичка кола за повезивање бинарних и кватернарних CMOS дигиталних система", *Зборник радова 52. Конференције ЕТРАН2008*, Суботица-Палић, јун 2008., EL3.1-1-4.
28. **Д. Бундало**, Б. Ђорђевић, Ф. Софтић: "Могућности реализовања BiCMOS регенеративних логичких кола која користе више логичких нивоа", *Зборник радова 52. Конференције ЕТРАН2008*, Суботица-Палић, јун 2008., EL3.2-1-4.
29. М. Костадиновић, З. Бундало, **Д. Бундало**, П. Гојковић: "Управљање У/И уређајима у видео надзору саобраћаја коришћењем WebCam сервера", *Зборник радова Конгреса ЈИСА2008*, Херцег Нови, јун 2008.
30. М. Костадиновић, З. Бундало, **Д. Бундало**, П. Гојковић: "Развој и примјена бежичних индустријских рачунарских мрежа", *Зборник радова Конгреса SEFICT2008*, Дубровник, јун 2008.
31. М. Костадиновић, З. Бундало, **Д. Бундало**, Д. Драгичевић: "Надгледање саобраћаја употребом оптичких и микроелектронских технологија", *Зборник радова Симпозијума Мјесто и улога локалне заједнице у безбједности саобраћаја*, Добој, јун 2008., стр. 147-150.
32. З. Бундало, **Д. Бундало**, Ф. Софтић, М. Костадиновић: "Логичка кола са стањем високе импедансе на излазу за повезивање бинарних и кватернарних CMOS дигиталних кола и система", *Зборник радова 7. Симпозијума ИНДЕЛ2008*, Бања Лука, новембар 2008., стр. 6-11.
33. **Д. Бундало**, З. Бундало, Ф. Софтић, М. Костадиновић: "Аутоматизована синтеза и оптимизација при пројектовању кватернарних CMOS логичких кола", *Зборник радова 8. Симпозијума ИНФОТЕХ2009*, Јахорина, март 2009., стр. 351-355.
34. М. Костадиновић, М. Стојчев, З. Бундало, **Д. Бундало**: "Управљање WIRELESSHART мрежом", *Зборник радова 8. Симпозијума ИНФОТЕХ2009*, Јахорина, март 2009., стр. 71-75.

Научна монографија националног значаја

1. З. Бундало, **Д. Бундало**: "Дигитална кола и системи који користе више од два логичка нивоа", Народна и универзитетска библиотека Републике Српске, Бања Лука, 2004.год. – научна монографија, ISBN 99938-37-07-0

Радови послије последњег избора/реизбора

(Навести све радове, дати њихов кратак приказ и број бодава сврстаних по категоријама из члана 19. или члана 20.)

Научни рад на научном скупу међународног значаја, штампан у цјелини

1. M. Kostadinović, M. Stojčev, Z. Bundalo, **D. Bundalo**: "Design, implementation and simulation of WirelessHart Network", *Proceedings of 9th International Conference TELSIKS 2009,* Niš, Serbia, October 2009, pp. 556-559.

   У раду је презентован начин пројектовања и имплементације WirelessHart бежичне рачунарске мреже у раду са модификованим TrueTime симулатором базираним на MATLAB/Simulink-у, који може да симулира механизме регулације и управљања при извршавању задатака у системима који раде у реалном времену, у мрежама и у динамичким постројењима. Реализован и имплементиран је WirelessHart MAC протокол са неким C++ функцијама са погодним MATLAB MEX интерфејсима. За боље разумијевање MAC протокола у раду је имплементиран алгоритам псеудо кода.

   0,75×5=3,75 бодова

2. M. Kostadinović, Z. Bundalo, **D. Bundalo**, B. Popović: "Problem of packet loss in WirelessHart network", *Proceedings of 13th International Conference TMT2009,* Hammamet, Tunisia, October 2009, pp. 841-844.

   У раду се разматра и описује проблем губљења пакета у бежичним рачунарским мрежама. Прво су описани главни узроци и разлози за појављивање тог проблема. Затим се приказује и описује понашање различитих бежичних протокола (Wlan, ZigBee, WirelessHART) у вези са губљењем пакета. У последњем дијелу рада су описане и анализиране неке могуће технике за смањивање ефеката губљења пакета у систему управљања повезаног WirelessHART мрежом.

   0,75×5=3,75 бодова

3. M. Kostadinović, Z. Bundalo, **D. Bundalo**, P. Gojković: "Technical characteristics of WirelessHart network", *Proceedings of 13th International Conference TMT2009,* Hammamet, Tunisia, October 2009, pp. 845-848.

   У раду се разматра и описује WirelessHART протокол и карактеристике бежичне рачунарске мреже WirelessHART типа. Прво је дат крата увод у тај протокол са главним информацијама и карактеристикама WirelessHART протокола и на њему базираних бежичних мрежа. Затим је детаљно објашњен MAC протокол и дата много детаљнија презентација и опис тог комуникационог протокола.

   0,75×5=3,75 бодова

4. M. Kostadinović, M. Stojčev, Z. Bundalo, **D. Bundalo**: "Application of modified TrueTime simulator in control of WirelessHart networks", *Proceedings of 15th International Symposium on Power Electronics Ee2009,* Novi Sad, Serbia, October 2009, T4-2.5, pp. 1-5.

   У раду се описује коришћење модификованог TrueTime симулатора заснованог на Matlab/Simulink окружењу који симулира управљачку јединицу у извршавању задатака управљања у бежичним рачунарским мрежама које функционишу у реалном времену.

TrueTime симулатор је развијен на Simulink-у и симулира управљачки систем у смислу перформанси, стабилности и издржљивости. У раду су описане нове могућности које су имплементиране у том симулатору да би се побољшало понашање и искористивост TrueTime Wireless Network блока тако што је у модификацији додата могућност да се селектује симулација WirelessHart протокола. С циљем да се анализира понашање тог протокола у индустријском постројењу, у раду су презентовани резултати симулације умреженог система управљања у коме сензор шаље своја очитавања према мрежном пролазу који је одговоран за комуникацију са контролером и за слање управљачког сигнала актуатору коришћењем WirelessHart мреже.

0,75×5=3,75 бодова

5. Z. Bundalo, **D. Bundalo**, F. Softić, M. Kostadinović: "Interconnection of binary and ternary CMOS digital circuits and systems", *Proceedings of 33rd International Convention MIPRO2010,* Opatija, Croatia, May 2010, pp. 104-109.

   У раду се разматрају и предлажу могућности синтезе и реализације CMOS логичких кола која реализују конверзију сигнала из бинарног у тернарни дигитални систем.Та кола се користе за повезивање бинарних и тернарних (са логичком основом 3) CMOS дигиталних кола и система. Прво је предложен и описан општи принцип реализовања и синтезе. Затим су дате и описане конкретне шеме за реализацију таквих кола. Сва приказана рјешења, описи и разматрања су потврђени помоћу рачунарских симулација. Неки резултати који су добивени симулацијама су дати у раду.

   0,75×5=3,75 бодова

6. M. Kostadinović, Z. Bundalo, **D. Bundalo**: "Planning and management of WirelessHart network", *Proceedings of 33rd International Convention MIPRO2010,* Opatija, Croatia, May 2010, pp. 567-571.

   Бежичне рачунарске мреже се врло често користе у процесној индустрији. Једна од таквих мрежа је WirelessHart бежична рачунарска мрежа. У овом раду се разматра и описује планирање и управљање WirelessHart мрежом у процесној индустрији. С циљем да се анализира понашање WirelessHart мреже у процесној индустрији у раду су прво описани уређаји који се користе у тој мрежи, мрежни пролази и трансмитери. Онда су приказани резултати симулације за планирање и управљање извршавања комуникације у тој мрежи коришћењем AMS Wireless Configurator-a и SNAP-ON апликације.

   5 бодова

7. M. Kostadinović, M. Stojčev, Z. Bundalo, **D. Bundalo**: "Simulation model of DC servo motor control", *Proceedings of 14th International Conference EPE-PEMS2010,* Ohrid, Republic of Macedonia, September 2010, pp. T7-10-14.

   У раду су детаљно објашњене све фазе подешавања TrueTime симулационог окружења потребног за анализу понашања WirelessHart протокола имплементираног на примјеру система управљања са три чвора за управљање DC серво мотора. На крају рада су дати добијени резултати симулације за управљање и планирање извршних задатака у

WirelessHart бежичној рачунарској мрежи.

0,75×5=3,75 бодова

8. M. Kostadinović, **D. Bundalo**, Z. Bundalo, P.Gojković: "Configuration of smart device in WirelessHart networks", *Proceedings of 14th International Conference TMT 2010*, Mediterranean Cruise, September 2010, pp. 797-800.

   У овом раду се разматрају и описују интелигентни мрежни уређаји који се користе у планирању имплементације WirelessHart бежичне рачунарске мреже. Затим се описују софтверски алати који се користе за планирање и управљање бежичних мрежа, као што су: AMS Wireless Configurator и AMS Wireless SNAP ON. На крају рада је приказано неколико експериментално имплементираних Mesh Wireless мрежа.

   0,75×5=3,75 бодова

9. Z. Bundalo, **D. Bundalo**, F. Softić, M. Kostadinović: "Quaternary BiCMOS logic circuits with high-impedance output state", *Proceedings of 34th Convention MIPRO2011*, Opatija, May 2011, Croatia, pp. 87-92.

   У раду се разматрају, предлажу и описују принципи и могућности за пројектовање и реализовање кватернарних (са логичком основом 4) BiCMOS логичких кола са стањем високе импедансе на излазу. Предложена и описана су два принципа пројектовања и имплементације BiCMOS кватернарних логичких кола са стањем високе импедансе на излазу: основна кола са мањим бројем транзистора и побољшана кола са смањеним временом кашњења. У раду су дате и помоћу компјутерских симулација анализиране неке конкретне шеме таквих кватернарних кола са стањем високе импедансе на излазу. Сва разматрања, описи и рјешења су потврђени помоћу симулација. У раду су дати неки резултати рачунарских симулација.

   0,75×5=3,75 бодова

10. M. Kostadinović, Z. Bundalo, **D. Bundalo**, F. Softić: "Integrating wireless systems into process industry", *Proceedings of 34th Convention MIPRO2011*, Opatija, May 2011, Croatia, pp. 197-202.

    У пракси постоји тренд замјене жичаних комуникационих система у процесној индустрији са новоразвијеним бежичним комуникационим системима због њихових ефикаснијих и јефтинијих начина повезивања и коришћења. У раду се описују истраживања и добивени резултати у области интеграције бежичних система у процесној индустрији. Прво су кратко размотрене реално постојеће познате имплементације индустријских комуникационих рачунарских мрежа и направљен критички преглед њихових техничких могућности. Онда су специфицирани захтјеви за имплементацију једног модерног система управљања у процесној индустрији и предложени модели интеграције HART и WirelessHART мрежа. Такође је дата процјена управљачких перформанси модела интегрисане мреже коришћењем резултата симулација имплементације мреже и софтверских алата за конфигурисање, планирање и управљање бежичним рачунарским мрежама.

    0,75×5=3,75 бодова

11. М. Костадиновић, **Д. Бундало**, З. Бундало, Б. Поповић: "Estimation of control performances of integrated WirelessHart network", *Proceedings of 15th International Conference TMT2011*, Prague, Czech Republic, September 2011, pp. 957-960.

Овај рад описује истраживања која се односе на естимацију перформанси управљања предложених и практично имплементираних модела интеграције у WirelessHART индустријске рачунарске мреже код којих су главни циљеви безбједност и поузданост. Онда су за исте моделе индустријских мрежа имплементираних коришћењем Emerson опреме за управљање процесима приказани резултати добивени помоћу симулације и помоћу експеримента, гдје се показује да је коришћење специјализованих THUM адаптера као интегратора бољи избор него коришћење Smart Wireless Gateway 1420.

0,75×5=3,75 бодова

12. **D. Bundalo**, Z. Bundalo, F. Softić, M. Kostadinović, D. Pašalić: "Logic circuits with high-impedance output state for interconnection of ternary and binary CMOS digital circuits and systems", *Proceedings of 35th Convention MIPRO2012*, Opatija, May 2012, Croatia, pp. 103-108.

Рад разматра и описује могућности и принципе за повезивање CMOS тернарних кола и система са бинарним заједничким магистралама у дигиталним колима и системима. Предложена су кола са стањем високе импедансе на излазу за повезивање која реализују конверзију сигнала из тернарног у бинарни CMOS дигитални систем. Прво су приказани и описани општа структура и општи принцип за пројектовање таквих кола. Онда су предложена и описана нека конкретна рјешења таквих кола. Приказана су и описана таква кола са једним тернарним улазом и кола са било којим бројем тернарних улаза. Сва предложена рјешења су анализирана помоћу рачунарских симулација. Разматрања, описи и закључци су потврђени помоћу симулација.

0,5×5=2,5 бодова

13. Z. Bundalo, **D. Bundalo**, F. Softić, M. Kostadinović, D. Pašalić: "Ternary regenerative CMOS logic circuits with high impedance output state", *Proceedings of 1st Mediterranean Conference on Embedded Computing MECO2012*, Bar, Montenegro, June 2012, pp. 186-189.

У раду се описују и предлажу принципи и могућности за пројектовање и имплементацију тернарних регенеративних CMOS логичких кола са стањем високе импедансе на излазу. Предложена и описана су два принципа пројектовања и конкретних имплементација таквих логичких кола: једноставна кола са мањим бројем транзистора и драјверска кола са смањеним временом кашњења. Предложена и описана рјешења таквих логичких кола су анализирана помоћу рачунарских симулација. У раду су приказани неки од резултата симулација који потврђују изнесене описе и закључке.

0,5×5=2,5 бодова

14. Z. Bundalo, **D. Bundalo**, F. Softić, M. Kostadinović, D. Pašalić: "Digital to analog converters for CMOS ternary digital systems", *Proceedings of 2nd Mediterranean Conference on Embedded Computing MECO2013*, Bar, Montenegro, June 2013, pp. 184-187.

У раду се предлажу и описују принципи и могућности за пројектовање дигитално-аналогних конверзора за примјене у CMOS тернарним дигиталним системима. Такви конвертори реализују конверзију сигнала из тернарних дигиталних сигнала у аналогни сигнал. Размотрен и предложен је општи принцип и структура за имплементацију и пројектовање таквих конвертора. Онда су, као примјер пројектовања таквих кола, предложена конкретна рјешења за имплементацију двобитних CMOS конвертора из тернарног у аналогни сигнал. Описана су две типа таквих конвертора: конвертори снажног типа и конвертори једноставног типа. Предложена рјешења су анализирана коришћењем рачунарских симулација и сви описи и разматрања су потврђену помоћу симулација.

0,5×5=2,5 бодова

15. M. Kostadinović, **D. Bundalo**, Z. Bundalo A. Stepanović: "Feasibility analysis for introducinng of integrated wired/wireless industrial communication networks", *Proceedings of 17th International Conference TMT2013*, Istanbul, Turkey, September 2013, pp. 377-380.

Овај рад се бави истраживањима која се односе на потребе и могућности интеграције жичаних и бежичних индустријских комуникационих рачунасрких мрежа и користи као примјер реално постројење Фабрике шећера у Брчком, Босна и Херцеговина. За потребе овог истраживања коришћен је Emerson Process Management calculator "I/O on Demand" који даје неограничену флексибилност крајњем уређају који садржи сљедеће опције: Conventional Wired, Fieldbus, Wireless and Field Electronic Marshalling са могућношћу коришћења једне или више од тих опција. Добивени резултати показују да су Wireless технологија и Field Electronic Marshalling флексибилне и ефективне што се тиче цијене у примјенама за управљање процесима на већим удаљеностима и у процесним апликацијама гдје су удаљености релативно мале, респективно. Анализа мреже је имплементирана на такав начин да резултати могу бити примијењени на друге типове постројења подешавањем field уређаја и њихових просјечних удаљености од контролне просторије и кутије за повезивање.

0,75×5=3,75 бодова

16. **D. Bundalo**, Z. Bundalo, F. Softic, M. Kostadinovic, D. Pašalic: **"**Design of analog to digital converters for multiple-valued systems**"**, *Proceedings of 4th Mediterranean Conference on Embedded Computing MECO2015*, Budva, Montenegro, June 2105, pp. 228-232.

Принципи, методе и могућности за пројектовање и имплементацију CMOS паралелних конвертора аналогног сигнала у вишенивовски дигитални сигнал се разматрају и предлажу у овом раду. Такви конвертори реализују конверзију аналогног сигнала у било који вишенивовски дигитални сигнал који користи било коју вишенивовску логичку основу. Општи принцип и структура за пројектовање таквих конвертора су предложени и описани. Кола таквих конвертора са два улаза се описују

као илустрација пројектовања тих конвертора. Описана су два типа конвертора: снажни конвертори и једноставни конвертори. Пројектовање таквих конвертора аналогног сигнала у тзв. квинарни дигитални сигнал (са логичком основом 5) је приказано у раду као примјер пројектовања. Предложена рјешења су анализирана на основу компјутерских симулација и сви описи и разматрања су потврђени симулацијама.

0,5×5=2,5 бодова

17. D. Pašalić, Z. Bundalo, **D. Bundalo**, B. Cvijić: **"**ZigBee-based data transmission and monitoring wireless smart sensor network integrated with the Internet**"**, *Proceedings of 4th Mediterranean Conference on Embedded Computing MECO2015*, Budva, Montenegro, June 2105, pp. 240-243.

    У раду се разматрају и описују могућности и начин за пројектовање и имплементацију на ZigBee стандарду засноване бежичне сензорске мреже за пренос података и мониторинг која је интегрисана са Интернетом. Инплементација ефикасног и јефтиног таквог система захтјева кориштење и интеграцију различитих хардверских елемената и програмских језика. Могућности и кључни аспекти интелигентних сензорских чворова су разматрани и описани. Детаљније је описана интеграција бежичне сензорске мреже и њених сензорских чвоорова са Интернетом. Пројектовање и имплементација једне такве јефтине ZigBee бежичне сензорске мреже за мониторинг сензорских података кориштењем XBee модула и различитих плоча је предложено и описано. Резултати безичног мјерења података, преноса података и мониторинга са таквом ZigBee базираном бежичном сензорском мрежом путем Web технологија су приказани у раду.

    0,75×5=3,75 бодова

Научни рад на научном скупу националног значаја, штампан у цјелини

1. **Д. Бундало**, З. Бундало, Ф. Софтић, М. Костадиновић: "Логичка кола за повезивање BiCMOS бинарних и кватернарних дигиталних кола и система", *Зборник радова 53. Конференције ЕТРАН2009*, Врњачка Бања, јун 2009, стр. EL2.7-1-4.

    Рад предлаже и описује могућности и принципе за синтезу и реализовање BiCMOS логичких кола која се користе при повезивању BiCMOS бинарних и кватернарних електронских кола и система. Прво се предлажу и разматрају два принципа синтезе. Затим се предлажу и описују конкретне шеме за синтезу и реализовање таквих кола. Предложена и описана су два типа таквих кола: основна кола и побољшана кола. Такође су разматрана и описана кола са једним и кола са више кватернарних излаза. Сва рјешења су анализирана коришћењем компјутерске симулације, а наведени описи и разматрања су потврђени симулацијом.

    0,75×2=1,5 бодова

2. **D. Bundalo**, Z. Bundalo, F. Softić, M. Kostadinović: "Interconnection of binary and multiple-valued logic systems using common bus", *Proceedings of 18th Conference ERK2009,* Portorož, Slovenia, September 2009, pp. 70-73.

У раду се разматрају и описују могућности и начини повезивања бинарних и вишенивовских (тзв. multiple-valued или MV) дигиталних система коришћењем заједничке магистрале. Описани су принципи за повезивање таквих система када се користи заједничка магистрала са стањем високе импедансе на излазу. Затим је предложен и описан општи принцип за реализовање MV логичких кола за повезивање. Таква логичка кола конвертују сигнале из бинарног у MV дигитални систем и имају излазно стање са високом импедансом. Предложене и описане су конкретне шеме за реализовање и пројектовање таквих кола. Описана су два типа таквих кола: тзв. једноставна кола и тзв. снажна кола. Сва приказана рјешења су анализирана и сви дати описи су потврђени помоћу рачунарских симулација.

0,75×2=1,5 бодова

3. **D. Bundalo**, Z. Bundalo, F. Softić, M. Kostadinović: "Logic circuits for interconnection of binary and multiple-valued CMOS digital systems", *Proceedings of 9th Conference ETAI 2009,* Ohrid, Macedonia, September 2009, E3-5.

   У овом раду се разматрају, предлажу и описују принципи за реализовање CMOS логичких кола која врше конверзију сигнала из бинарног у MV дигитални систем. Таква кола се користе за повезивање бинарних и MV (са било којом логичком базом) дигиталних кола и система. Прво је размотрен и описан општи принцип реализовања таквих кола. Затим су предложене и описане конкретне шеме за реализовање и пројектовање кола тог типа. Предложене и описане су двије врсте таквих кола: основна (једноставна) кола и побољшана (снажна) кола. Приказана рјешења су анализирана коришћењем компјутерских симулација. У раду су дати неки резултати добивени симулацијама.

   0,75×2=1,5 бодова

4. М. Костадиновић, **Д. Бундало**, З. Бундало: "Примјена система радио фреквентне идентификације у друмском и ПТТ саобраћају", *Зборник радова 2. Конференције Нови хоризонти саобраћаја и комуникација 2009*, Добој, новембар 2009, стр. 357-361.

   Овај рад разматра и описује могућности и примјену система радио фреквентне идентификације (RFID) за потребе друмског и ПТТ саобраћаја и транспорта. Описане су широке могућности јединствених апликација, начин функционисања RFID-а, начини и мјеста кориштења, те гдје се RFID технологије могу очекивати у будућности. Могућности RFID технологије за потребе друмског и ПТТ саобраћаја и транспорта су велике, а неке се детаљније описују у овом раду.

   2 бода

5. M. Kostadinović, Z. Bundalo, **D. Bundalo**: "Problems of package loss in WirelessHart network", *Proceedings of 2nd Conference New horisons of traffic and comunnication 2009,* Doboj, November 2009, pp. 362-366.

   У раду се разматрају и описују проблеми који се појављују због губитка пакета у бежичним рачунарским мрежама. Прво су описани главни разлози који доводе до тих

проблема. Онда је размотрено и описано понашање различитих бежичних протокола и мрежа (Wlan, ZigBee, WirelessHART) с обзиром на такве проблеме. Такође су анализиране неке могуће технике за смањивање ефеката губљења пакета у једном систему управљања који је реализован коришћењем повезивања помоћу WirelessHart бежичне рачунарске мреже.

2 бода

6. М. Костадиновић, З. Бундало, **Д. Бундало**: "Примјена видео надзора у контроли саобраћаја на граничном прелазу", *Зборник радова 2. Конференције Нови хоризонти саобраћаја и комуникација 2009*, Добој, новембар 2009, стр. 367-371.

   У раду су размотрени и представљени системи видео надзора који су доступни на тржишту и примјер једног од система видео надзора који се користи у обављању активности контроле саобраћаја на једном граничном прелазу. Описани примјер видео надзора на граници омогућује да се прати одвијање саобраћаја и преласка возила и путника преко граничног прелаза, евиденција преласка потенцијално интересантних возила и путника, а такође да се прати рад и обављање свакодневних активности граничних службеника. Такође је размотрен и описан софтвер који се користи као софтверска подршка систему и могућности које он нуди, те начин на који се врши снимање записа, њихово архивирање и употреба.

   2 бода

7. М. Костадиновић, З. Бундало, **Д. Бундало**: "Моделирање и симулација комуникације у WirelessHart мрежи", *Зборник радова 16. Конференције ТЕЛФОР2009*, Београд, новембар 2009, стр. 177-180.

   Рад описује употребу математичког алата за моделирање и анализу комуникација у WirelessHART рачунарским мрежама. Математички оквир је дизајниран за системе који се састоје од једне управљачке петље, а може се примјенити и на системе са вишеструким управљачким петљама. Модел омогућава одвојену анализу управљачких петљи за управљање и израчунавање планирања комуникација. Такође, модел дозвољава анализу питања која нису ограничена само на кашњење, робусност или грешке, него и на планирање (физички слој) и рутирање (мрежни слој) у самој мрежи. Како би се анализирало понашање WirelessHART мреже у процесној индустрији, у раду су приказани резултати симулације за управљање и планирање извршавања комуникације употребом модификованог TrueTime симулатора базираног на Matlab/Simulink окружењу.

   2 бода

8. Д. Пашалић, З. Бундало, **Д. Бундало**: "Пројектовање и имплементација уграђеног микропроцесорског система примјеном програмабилних логичких компонената", *Зборник радова 9. Симпозијума ИНФОТЕХ2010*, Јахорина, март 2010, стр. 743-747.

   У раду се разматрају и описују могућност пројектовања и практичне имплементације уграђеног микропроцесорског система коришћењем програмабилних логичких компонената FPGA типа. Прво се описују принципи и поступак пројектовања и

имплементације таквог система. Затим се детаљно описује практична реализација конкретно пројектованог и имплементираног система за једну специјализовану апликацију. Реализација је базирана на примјени уграђеног Nios II процесора имплементираног на Altera Cyclone II програмибилној FPGA компоненти. У раду се описује хардверски систем и даје приказ дијела програма развијеног за потпуну реализацију конкретне апликације. Цјелокупна реализација је софтверски симулирана, а затим практично тестирана на Altera DE1 развојној плочи.

2 бода

9. М. Костадиновић, М. Стојчев, З. Бундало, **Д. Бундало**: "Планирање, управљање и одржавање WirelessHart мреже", *Зборник радова 9. Симпозијума ИНФОТЕХ2010*, Јахорина, март 2010, стр. 118-122.

   У раду су приказани резултати симулације који се односе на планирање, управљање и одржавање комуникације у WirelessHart рачунарској мрежи употребом AMS Wireless SNAP-ON апликације. AMS Wireless SNAP-ON апликација допушта унос шеме постројења или процесне јединице за планираље бежичне рачунарске мреже у процесној индустрији са инсталираним уређајима и графички приказује комуникационе путање између уређаја. Ова апликација даје опсежан приказ WirelessHart мреже, те помаже да се препознају потенцијална проблематична мјеста као што су „pinch point", а омогућава напредне дијагностике уређаја и једноставно одржавање бежичне мреже.

   0,75×2=1,5 бодова

10. **Д. Бундало**, З. Бундало, Ф. Софтић, М. Костадиновић: "Дигитална кола са стањем високе импедансе на излазу за повезивање CMOS бинарних и тернарних кола и система", *Зборник радова 54. Конференције ЕТРАН2010*, Доњи Милановац, јун 2010, стр. EL3.1-1-4.

    У раду се разматрају и предлажу могућности реализовања дигиталних кола за повезивање бинарних и тернарних CMOS кола и система када се за повезивање користи тернарна заједничка магистрала. Таква кола врше конверзију сигнала из бинарног у тернарни дигитални систем, а на излазу имају стање високе импедансе. Прво се разматрају и предлажу општи принципи синтезе таквих дигиталних кола, а затим описују конкретне електричне шеме за синтезу таквих дигиталних кола. Предлажу се и описују начини синтезе и реализовања кола са једним излазом и кола са више излаза. Предложена су два типа таквих кола: једноставна кола и снажна кола. Сва рјешења су анализирана компјутерским симулацијама и сви описи и разматрања су потврђени симулацијом.

    0,75×2=1,5 бодова

11. **D. Bundalo**, Z. Bundalo, F. Softić, M. Kostadinović: "Logic circuits for interconnection of binary and ternary BiCMOS digital circuits and systems", *Proceedings of 19th Conference ERK2010*, Portorož, Slovenia, September 2010, pp. 79-82.

    У раду се разматрају и предлажу могућности и принципи за реализовање логичких

кола за повезивање BiCMOS бинарних и тернарних дигиталних кола и система. Таква кола обављају конверзију сигнала из бинарног у тернарни BiCMOS дигитални систем. Прво су размотрена и предложена два принципа и двије структуре таквих кола. Онда су предложене и описане конкретне шеме за реализацију таквих кола. Размотрена и описана су кола са једним и кола са више тернерних излаза. Сва дата рјешења су анализирана помоћу рачунарских симулација, а сви описи и разматрања су потврђена симулацијама.

0,75×2=1,5 бодова

12. **D. Bundalo**, Z. Bundalo, F. Softić, M. Kostadinović: "Circuits with high impedance output state for interconnection of binary and ternary BiCMOS digital circuits and systems", *Proceedings of 8th Symposium INDEL2010*, Banja Luka, November 2010, pp. 115-119.

    У овом раду се разматрају и предлажу могућности за реализовање логичких кола са стањем високе импедансе на излазу за повезивање BiCMOS бинарних и тернарних дигиталних кола и система. Таква кола реализују конверзију сигнала из бинарног у тернарни BiCMOS дигитални систем и имају стање високе импедансе на излазу. Та кола се примјењују када се за повезивање користи тернарна заједничка магистрала. Предложени и описани су општи принцип и структура за реализовање таквих дигиталних кола. Затим су предложене и описане конкретне шеме за имплементацију таквих кола. Размотрена и описана су кола са једним и кола са више тернарних излаза. Сва приказана рјешења су анализирана помоћу рачунарских симулација и сви описи и разматрања су потврђени тим симулацијама.

    0,75×2=1,5 бодова

13. Г. Кузмић, **Д. Бундало**, З. Бундало, Д. Пашалић: "Примјена LED расвјетне технологије с циљем повећања квалитета расвјете и смањења потрошње енергије", *Зборник радова 20. Симпозијума ИНФОТЕХ2011*, Јахорина, март 2011, стр. 846-850.

    У раду се разматрају алтернативе за добивање свјетла, а да се не користе топлински извори свјетлости. LED технологија је најповољнија за такве намјене и вјероватно ће замјенити класичне изворе свјетлости. Предности LED технологије дају могућност да се повећа квалитет расвјете и да се врло значајно смањи потрошња енергије за расвјету. У раду се прво разматрају и описују разлози, могућност и начини примјене LED елемената за расвјету. Затим се анализирају карактеристике LED елемената с обзиром на примјену у расвјети. Дају се упоредни резултати везани за уштеду у потрошњи енергије у односу на класичне изворе свјетлости. Предложен и описан је једноставан и јефтин микропроцесорски базиран систем за управљање LED расвјетом с могућношћу праћења и регулације интензитета и квалитета расвјете, потрошње енергије за расвјету и термалне заштите. Смањење потрошње електричне енергије за расвјету уз исти учинак знатно смањује оптерећење електропостројења и инсталација, као и емисију штетних продуката која настаје при производњи електричне енергије.

    0,75×2=1,5 бодова

14. M. Kostadinović, Z. Bundalo, **D. Bundalo**: "Implementation of PlantWeb Alerts in a DeltaV system", *Proceedings of 10th Conference DEMI2011*, Banja Luka, May 2011, pp. 843-848.

Овај рад описује и даје информације о упозорењима (alerts) код field уређаја у једном DeltaV систему. PlantWeb Alerts постоје и код Fieldbus уређаја и код HART уређаја. PlantWeb Alerts се имплементирају у неком DeltaV систему као једна посебна подгрупа аларма. То омогућава да систем усмјери аларме на прави персонал. Постоји много различитих операционих филозофија у вези са таквим алармирањем. PlantWeb Alerts омогућавају корисницима да подесе понашање система да би задовољио њихове специфичне потребе. Овај рад разматра и описује дефинисање DeltaV field уређаја и систем управљања алармима, укључујући дефинисање приоритета аларма као и функцију области постројења у оквиру шеме управљања алармима.

2 бода

15. З. Бундало, **Д. Бундало**, Ф. Софтић, М. Костадиновић: "Логичка кола за повезивање тернарних и бинарних CMOS дигиталних кола и система", *Зборник радова 55. Конференције ЕТРАН2011*, Бања Врућица-Теслић, јун 2011, стр. EL4.1-1-4.

    У раду се разматрају, предлажу и описују могућности за реализовање и пројектовање логичких кола која се користе при повезивању тернарних и бинарних CMOS дигиталних кола и система. Таква кола врше конверзију сигнала из тернарног у бинарни дигитални систем. Прво се предлаже и описује опта структура и опти принцип за реализовање таквих кола. Затим су предложена и описана конкретна рјешења. Дата су рјешења кола са једним тернарним улазом и кола са више тернарних улаза. Описана рјешења су анализирана компјутерским симулацијама. Сва разматрања и описи су потврђени симулацијом.

    0,75×2=1,5 бодова

16. **D. Bundalo**, Z. Bundalo, F. Softić, M. Kostadinović: "Interconnection of quaternary and binary CMOS digital circuits and systems", *Proceedings of 20th Conference ERK2011*, Portorož, Slovenia, September 2011, pp. 51-54.

    У раду се разматрају и описују принципи за повезивање CMOS кватернарних и бинарних дигиталних кола и система. Кола за повезивање оваквог типа реализују конверзију сигнала из кватернарног у бинарни дигитални систем. Прво су приказани и описани општа структура и општи принцип за пројектовање таквих кола. Онда су предложена и описана нека конкретна рјешења таквих кола. Дата су и описана таква кола са једним кватернарним улазом и кола са више кватернарних улаза. Сва та кола су анализирана помоћу рачунарских симулација. Изнесана разматрања и описи су потврђени помоћу симулација.

    0,75×2=1,5 бодова

17. М. Костадиновић, П. Гојковић, А. Стјепановић, Г. Кузмић, З. Бундало, **Д. Бундало**: "Интеграција интелигентних соларних аутобуских стајалишта са надзорно управљачким центрима", *Зборник радова 3. Конференције Нови хоризонти саобраћаја и комуникација 2011*, Добој, новембар 2011, стр. 722-728.

    У раду се описује дистрибуирани модел надзорно управљачког система са

интегрисаним интелигентним соларним аутобусним стајалиштима. Прво се описује значај и улога телематских система у друмском транспорту путника возилима градског јавног превоза. Затим се описује и предлаже модел интелигентног соларног аутобуског стајалишта које је опремљено Wi-Fi уређајима за помоћ путницима, LED осветљењем, а такође су путницима обезбијеђена обавјештења о распореду аутобуса и разне друге погодности. На крају рада се предлаже бежични дигитални систем преноса информација који омогућава брзу и тачну комуникацију између надзорног управљачког центра, возила градског јавног превоза и интелигентних соларних аутобуских стајалишта.

0,3×2=0,6 бодова

18. Z. Bundalo, **D. Bundalo**, F. Softić, M. Kostadinović, D. Pašalić: "Logic circuits with high impedance output state for interconnection of binary and quaternary BiCMOS digital circuits and systems", *Proceedings of 21st Conference ERK2012*, Portorož, Slovenia, September 2012, pp. 19-22.

Рад разматраја, предлаже и описује могућности имплементације BiCMOS логичких кола са стањем високе импедансе на излазу која се користе за повезивање бинарних и кватернарних кола и система. Таква кола обављају конверзију сигнала из бинарног у кватернарни BiCMOS дигитални систем и имају излазе са стањем високе импедансе. Таква кола се користе када се за повезивање примјењују заједничке кватернарне магистрале. Предложене су општи принцип и општа структура за пројектовање таквих кола. Затим су предложене и описане неке конкретне шеме таквих кола. Предложена и описана су два типа таквих кола: основна кола и модифилована кола. Такође су размотрена и описана таква кола са једним и кола са било којим бројем кватернарних излаза. Сва приказана рјешења су анализирана помоћу рачунарских симулација.

0,5×2=1,0 бодова

19. Z. Bundalo, **D. Bundalo**, F. Softić, M. Kostadinović: "Design of parallel analog to digital converters for ternary CMOS digital systems", *Proceedings of 9th Symposium INDEL2012*, Banja Luka, November 2012, pp. 60-64.

У овом раду се разматрају и описују принципи за пројектовање и имплементацију паралелних аналогно-дигиталних конвертора за примјену у тернарним CMOS дигиталним системима. Такви конвертори врше конверзију сигнала из аналогног у тернарни дигитални сигнал у CMOS тернарним дигиталним системима. Размотрени и описани су општи принцип и структура за имплементацију и пројектовање CMOS паралелних конвертора за конверзију из аналогног сигнала у тернарни дигитални сигнал. Онда су, као примјер и илустрација таквог пројектовања, предложена и описана конкретна кола за имплементацију двобитних паралелних CMOS конвертора аналогног у тернарни дигитални сигнал. Два типа таквих конвертора су размотрена и описана: конвертори снажног типа и конвертори једноставног типа. Сва предложена рјешења су анализирана кориришћењем рачунарских симулација. Сви описи и разматрања су потврђени помоћу симулација.

0,75×2=1,5 бодова

20. Z. Bundalo, **D. Bundalo**, F. Softić, M. Kostadinović, D. Pašalić: "Analog to quaternary digital CMOS convertes", *Proceedings of 22nd Conference ERK2013*, Portorož, Slovenia, September 2013, pp. 27-30.

У раду се разматрају и описују могућности за пројектовање и имплементацију конвертора аналогног сигнала у кватернарни дигитални сигнал за примјену у CMOS кватернарним дигиталним системима. Предложена је општа структура за имплементацију и пројектовање CMOS паралелног конвертора аналогног сигнала у кватернарни дигитални сигнал. Као илустрација предложени и описани су двобитни паралелни CMOS конвертори аналогног у кватернарни дигитални сигнал. Описана су два типа таквих конвертора: конвертори снажног типа и конвертори једноставног типа. Приказана рјешења су анализирана и описи су потврђени помоћу рачунарских симулација.

0,5×2=1,0 бодова

21. М. Костадиновић, З. Бундало, **Д. Бундало,** Т. Костадиновић, Н. Ђалић: "Анализа квалитета преноса података у WirelessHART мрежи", *Зборник радова 4. Конференције Нови хоризонти саобраћаја и комуникација 2013*, Добој, новембар 2013, стр. 483-486.

У овом раду је описана практично реализована WirelessHART рачунарска мрежа примјеном AMS Wireless SNAP-ON апликације. За практичну реализацију WirelessHART мреже коришћена је процесно мјерна опрема произвођача Rosemount и то: два трансмитера притиска 3051S (PT101, PT102), два температурна трансмитера 648 (TT101, TT102) и један Smart Wireless Gateway 1420. У раду је анализиран квалитет преноса података на основу латенције сигнала између уређаја у WirelessHART мрежи за четири сценарија користећи две архитектуре мреже: проширену звијезду и mesh мрежу.

0,5×2=1,0 бодова

22. **D. Bundalo,** Z. Bundalo, F. Softić, M. Kostadinović, D. Pašalić: "Quaternary digital to analog signal convertes", *Proceedings of 23rd Conference ERK2014*, Portorož, Slovenia, September 2014, pp. 39-42.

У раду се предлажу и описују могућности и принципи за пројектовање CMOS конвертора из кватернарног дигиталног сигнала у аналогни сигнал. Такви конвертори врше конверзију сигнала из кватернарног дигиталног сигнала у аналогни сигнал и могу се користити у CMOS кватернарним дигиталним системима. Прво су предложене и описане општа структура и принцип за пројектовање CMOS конвертора кватернарног дигиталног у аналогни сигнал. Онда су, као илустрација начина пројектовања, предложена нека конкретна кола за имплементацију двобитних конвертора из кватернарног дигиталног сигнала у аналогни сигнал. Описана су два типа таквих конвертора: конвертори снажног типа и конвертори једноставног типа. Сва предложена рјешења су анализирана и сви описи и разматрања су потврђена коришћењем рачунарских симулација.

0,5×2=1,0 бодова

23. **D. Bundalo**, Z. Bundalo, F. Softić, M. Kostadinović, D. Pašalić: "Design of digital to analog signal converters for multiple-valued digital systems", *Proceedings of 24th Conference ERK2015*, Portorož, Slovenia, September 2015, pp. A: 19-22.

У раду се разматрају и предлажу принципи за пројектовање и имплементацију конвертора из дигиталног у аналогни сигнал за вишенивовске дигиталне системе. Ти конвертори врше конверзију сигнала из било ког вишенивовског дигиталног сигнала у аналогни сигнал. Принципи за пројектовање CMOS конвертора из било ког вишенивовског сигнала у аналогни сигнал су предложени и описани. Као илистрација принципа пројектовања предложена су нека конкретна кола за имплементацију CMOS конвертора са два бита. Конвертори из дигиталног сигнала са логичком основом 5 у аналогни сигнал су описани као примјер пројектовања. Дата рјешења су анализирана помоћу компјутерских симулација и приказани су неки резултати симулација.

0,5×2=1,0 бодова

24. B. Cvijić, Z. Bundalo, **D. Bundalo**, D. Pašalić: "Server systems virtualization and performance analysis", *Proceedings of 24th Conference ERK2015*, Portorož, Slovenia, September 2015, pp. A: 138-141.

Рад разматра и описује могућности за виртуелизацију серверских система, методе за виртуелизацију и перформансе виртуелизованих серверских система. Акценат је на кориштењу Microsoft Hyper-V хипервизора као технологије за виртуелизацију серверских система и на практичну имплементацију виртуелизације серверских система употребом те технологије. Перформансе имплементираног виртуелизованог серверског система су анализиране и упоређене са рјешењем невиртуелизованог серверског система. У раду су приказани резултати детаљне анализе и поређења перформанси виртуелизованог и стандардног серверског система.

0,75×2=1,5 бодова

25. A. Ramakić, Z. Bundalo, **D. Bundalo**: "Using Markov chains in computer systems security applications", *Proceedings of 24th Conference ERK2015*, Portorož, Slovenia, September 2015, pp. B: 11-14.

Овај рад описује могућности примјене Марковљевих ланаца за повећање безбједности рачунарских система њиховим кориштењем у апликацијама за безбједност рачунара. Први дио рада даје преглед Марковљевих ланаца као специјалне врсте стохастичких процеса. Затим је размотрена безбједност рачунарских система са нагласком на политику безбједности и класификацију безбједносних пријетњи. У осталом дијелу рада се предлаже, описује и приказује практична имплементација Марковљевих ланаца у процесу генерисања безбједних корисничких шифара (passwords). За те намјене је кориштен алгоритам Марковљевих ланаца за генерисање текста као дио алгоритма за генерисање шифара. У раду су дати резултати тестирања генерисаних корисничких шифара који потврђују безбједност тих шифара.

2 бода

26. D. Pašalić, Z. Bundalo, **D. Bundalo**, F. Softić, B. Cvijić: "Environment data acquisition

using energy efficient wireless sensor network", *Proceedings of 24th Conference ERK2015*, Portorož, Slovenia, September 2015, pp. B: 31-34.

Бежично прикупљање података при мониторингу околине кориштењем бежичних сензорских мрежа резултује многим новим могућностима и предностима што се разматра и описује у раду. Главне могућности и карактеристике мониторинга података из околине кориштењем енергетски ефикасни бежичних сензорских чворова су описане у раду. Размотрене и описане су могућности и кључни аспекти енергетски ефикасних бежичних сензорских чворова. Описана је имплементација батеријски напајане бежичне сензорске мреже за прикупљање и мониторинг података са сензора из околине. Имплементација енергетски ефикасних сензорских чворова је описана и приказана са резултатима мјерења потрошње струје. Дати су и приказани резултати мониторинга података из околине.

0,5×2=1,0 бодова

Научна монографија националног значаја

1. З. Бундало, **Д. Бундало**: "Примјена и пројектовање дигиталних кола и система код којих се користи више логичких нивоа", Саобраћајни факултет Добој, 2011. год. – научна монографија, ISBN 978-99955-36-26-8

10 бодова

Реализован национални научни пројекат у својству сарадника на пројекту

1. "Синтеза и оптимизација дигиталних електронских кола и система код којих се користи више логичких стања", 2009-2010. год., Електротехнички факултет и Министарство науке и технологије Републике Српске.
2. "Истраживање, пројектовање и примјена микропроцесорски управљаних система за побољшање енергетске ефикасности у интелигентним грађевинским објектима", Електротехнички факултет и Министарство науке и технологије Републике Српске, Бања Лука, 2010.-2011. година.
3. "Развој и имплементација техника за смањење потрошње у програмским језицима за пројектовање хардвера", 2012.-2014. год., Електротехнички факултет Бања Лука и Електротехнички факултет Подгорица, Министарство науке и технологије Републике Српске.

3*1=3 бода

УКУПАН БРОЈ БОДОВА:	**111,6 бодова**

г) Образовна дјелатност кандидата:

Образовна дјелатност прије последњег избора/реизбора *(Навести све активности (публикације, гостујућа настава и менторство) сврстаних по категоријама из члана 21.)*
Гостујући професор на универзитетима у Републици Српској, Федерацији Босне и Херцеговине или Брчко Дистрикту Босне и Херцеговине

1. Гостујући професор на Саобраћајном факултету Добој Универзитета у Источном Сарајеву

Менторство кандидата за завршни рад првог циклуса

1. Менторство завршног рада првог циклуса за 12 кандидата на Вишој техничкој школи у Добоју и на Саобраћајном факултету у Добоју

Образовна дјелатност послије последњег избора/реизбора

(Навести све активности (публикације, гостујућа настава и менторство) и број бодова сврстаних по категоријама из члана 21.)

Гостујући професор на универзитетима у Републици Српској, Федерацији Босне и Херцеговине или Брчко Дистрикту Босне и Херцеговине

1. Гостујући професор на Саобраћајном факултету Добој Универзитета у Источном Сарајеву

2 бода

Менторство кандидата за степен другог циклуса

1. Горан Кузмић: "Примјена и развој система LED расвјете и LED система за сигнализацију и информисање у саобраћају", магистарски рад, Саобраћајни факултет Добој, Универзитет у Источном Сарајеву, Добој, 2012. године

4 бода

Члан комисије за одбрану рада другог циклуса

1. Мирко Стојчић: "Адаптивни неуро-фази модел закључивања за симулацију перформанси фотонапонских модула у интелигентним транспортним системима", Саобраћајни факултет Добој, Универзитет у Источном Сарајеву, Добој, 2014. године

2 бода

Нерецензирани студијски приручници (скрипте, практикуми .....)

1. Д. Бундало: "Информатика", Филозофски факултет Бања Лука, скрипте
2. Д. Бундало: "Пројектовање и примјена дигиталних система", Саобраћајни факултет Добој, скрипте

2*3=6 бодова

Менторство кандидата за завршни рад првог циклуса

1. Менторство завршног рада првог циклуса за 2 кандидата на Шумарском факултету у Бањој Луци
2. Менторство завршног рада првог циклуса за 9 кандидата на Саобраћајном факултету у Добоју

11*1=11 бодова

Квалитет педагошког рада

У анкетама којима студенти оцјењују наставни процес кандидат је добијао врло добре и

одличне оцјене.	**5 бодова**
УКУПАН БРОЈ БОДОВА:	**30 бодова**

д) Стручна дјелатност кандидата:

Стручна дјелатност кандидата прије последњег избора/реизбора
(Навести све активности сврстаних по категоријама из члана 22.)

Рад у зборнику радова са националног стручног скупа

1. Д. Минић, М. Глигорић, Д. Симић, В. Матошевић, **Д. Бундало**, З. Кецман, Д. Родић, М. Јанковић: "Електронски нишански систем", *Зборник радова са тематског скупа ВИЈ-89,* Мостар, 1989, стр. 302-310.

Реализован национални стручни пројекат у својству сарадника на пројекту

1. "Пројектовање и реализација двопроцесорског дигиталног рачунара специјалне намјене", Чајавец, Професионална електроника, Бања Лука, 1984.-1989. година.
2. "Пројектовање и реализација уређаја за испитивање Електронског нишанског система", Чајавец, Професионална електроника, Бања Лука, 1989.-1992. година.
3. "Израда апликативног софтвера за банкарско пословање на хост NCR систему", Бањалучка банка, Бања Лука, 1993.-1998. година.
4. "Израда пројекта и увођење новог информационог система базираног на IBM хост машини и оперативном систему OS390", Бањалучка банка, Бања Лука, 1998-1999. година.
5. "Израда апликативног софтвера за нови информациони систем", Нова бањалучка банка, Бања Лука, 2000.-2004. година.
6. "Увођење и примјена информационих технологија базираних на примјени персоналних рачунара за побољшање банкарског пословања", Нова бањалучка банка, Бања Лука, 2001.-2007. година.
7. "Увођење новог информационог система базираног на CORE02", UniCredit Bank, Бања Лука, 2006.-2008. година.

Стручна дјелатност кандидата (послије последњег избора/реизбора)
(Навести све активности и број бодова сврстаних по категоријама из члана 22.)

Рад у зборнику радова са међународног стручног скупа

1. Z. Bundalo, **D. Bundalo**, F. Softić, M. Kostadinović: "Design of multiple valued CMOS logic integrated circuits", *Proceedings of International ReCiMiCo workshop,* Novi Sad, Serbia, March 2010, pp.125-129.

   У раду су размотрене и описане могућности и методе за пројектовање вишенивовских (MV) CMOS логичких интегрисаних кола. Главна пажња је усмјерена на синтезу и оптимизацију у пројектовању MV CMOS логичких интегрисаних кола. Предложен је

начин синтезе шеме неких типова CMOS MV логичких интегрисаних кола. Затим је предложена и описана процедура за оптимизацију MV CMOS логичких кола. Она укључује најважније аспекте синтезе и оптимизације MV логичких интегрисаних кола. Пројектовање је практично реализовано на персоналном рачунару и илустровано је на MV логичким колима са логичком базом од 5. Коришћени су параметри једног CMOS технолошког процеса, а за симулацију је коришћен PSpice. Неки резултати симулације и оптимизације су дати у раду.

0,75×3=2,25 бодова

Реализован национални стручни пројекат у својству сарадника на пројекту

1. "Израда елабората о увођењу савремене бежичне технологије за примјене у индустрији базиране на кориштењу WirelessHART мреже", Саобраћајни факултет Добој и Министарство науке и технологије Републике Српске, Добој, 2009.-2010. година.
2. "Интеграција бежичних и жичаних индустријских мрежа базирана на HART концепту", Саобраћајни факултет Добој и Министарство науке и технологије Републике Српске, Добој, 2010.-2011. година.
3. "Тестирање и увођење WirelessHART комуникационог протокола у процесној индустрији", Саобраћајни факултет Добој и Министарство науке и технологије Републике Српске, Добој, 2010.-2011. година.
4. "Увођење и тестирање фотонапонских модула у аутономним соларним системима за независно енергетско напајање", Саобраћајни факултет Добој и Министарство науке и технологије Републике Српске, Добој, 2010.-2011. година.
5. "Развој и имплементација микропроцесорски управљаних система LED расвјете и LED система за сигнализацију и информисање", Електротехнички факултет и Министарство науке и технологије Републике Српске, Бања Лука, 2010.-2011. година.
6. "Тестирање и увођење WirelessHART комуникационог протокола у процесној индустрији", 2010-2011. год., Саобраћајни факултет Добој и Министарство науке и технологије Републике Српске.
7. "Интеграција бежичних и жичаних индустријских мрежа базирана на HART концепту", 2010-2011. год., Саобраћајни факултет Добој и Министарство науке и технологије Републике Српске.
8. "Развој и имплементација интелигентних бежичних сензора и мрежа за мониторинг животне околине", 2013-2014. год., Електротехнички факултет Бања Лука и Министарство науке и технологије Републике Српске.
9. "Тестирање и увођење модификованог PID регулатора у бежичним индустријским мрежама базираним на HART протоколу", 2013-2014. год., Саобраћајни факултет Добој и Министарство науке и технологије Републике Српске.
10. „Имплементација аутономних соларних система у напајању објеката саобраћајне инфраструктуре", 2013-2014. год., Саобраћајни факултет Добој и Министарство науке и технологије Републике Српске.
11. "Развој и имплементација система заштите података у персоналним рачунарима и њиховим мрежама", 2014-2015. год., Електротехнички факултет Бања Лука и Министарство науке и технологије Републике Српске.

11*1=11 бодова

УКУПАН БРОЈ БОДОВА:	**13,25 бодова**

III. ЗАКЉУЧНО МИШЉЕЊЕ

На основу података презентованих у извјештају се види да кандидат, др Душанка Бундало, доцент, након претходног избора има објављен већи број научних радова на међународним научним конференцијама и на домаћим научним скуповима штампаних у цјелини, учешће у већем броју научно-истраживачких и стручних пројеката и једну научну монографију. Ментор је завршних радова првог циклуса студија више студената и једног магистарског рада, те члан комисије за одбрану завршног рада другог циклуса студија. Значајан број научних радова кандидата је из уже научне области Електроника и електронски системи, што је један од научно-истраживачки праваца кандидата. Такође, има објављене научне радове из области које спадају у ужу научну област Рачунарске науке. Једна група научних радова је из области рачунарских мрежа и њихове примјене у процесним системима. Један број научних радова је из оквира пројектовања рачунарских и микрорачунарских система и њихове примјене у различитим областима. Кандидат има вишегодишња искуства из области рачунарских наука и информационих система која је стекао у предузећу Чајавец Професионална електроника и у Сектору информатике пословне банке као руководилац Одјељења за апликативни софтвер. Учествује у наставном процесу на Универзитету у Бањој Луци и на Универзитету у Источном Сарајеву. У току 2010. године на Универзитету у Бањој Луци је изабран за доцента на ужој научној области Информациони системи. На Универзитету у Бањој Луци изводи наставу-предавања на Филозофском факултету на предмету Информатика.

Након увида у цјелокупни научни, стручни и образовни рад кандидата Комисија сматра да др Душанка Бундало, доцент, испуњава услове прописане Законом и Статутом Универзитета за избор у звање ванредног професора за ужу научну област Рачунарске науке. Комисија предлаже Наставно-научном вијећу Електротехничког факултета и Сенату Универзитета у Бањој Луци да **доц. др Душанку Бундало** изаберу у звање **ванредног професора** за ужу научну област Рачунарске науке, за наставни предмет Информатика на Филозофском факултету Универзитета у Бањој Луци.

У Бањој Луци, Сремској Каменици и Новом Саду
Октобар и новембар 2015. године

Потпис чланова комисије

1. Др Ратко Дејановић, редовни професор
2. Др Душан Малбашки, редовни професор
3. Др Бранко Перишић, редовни професор

IV. ИЗДВОЈЕНО ЗАКЉУЧНО МИШЉЕЊЕ

(Образложење члан(ов)а Комисије о разлозима издвајања закључног мишљења.)

У Бањој Луци, дд.мм.20гг.године

Потпис чланова комисије са издвојеним закључним мишљењем

1. _____
2. _____